

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-222330

(43)Date of publication of application : 12.08.1994

(51)Int.Cl.

G02F 1/133

(21)Application number : 05-010091

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.01.1993

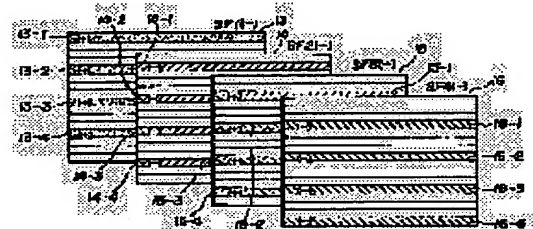
(72)Inventor : TSUMURA MAKOTO
TAKAHATA MASARU
OTA MASUYUKI
SASAKI TORU
KITAJIMA MASAOKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide the active matrix type liquid crystal display device which satisfies a low-electric power consumption characteristic and high-image quality display characteristic and realizes driving with a low-image signal voltage.

CONSTITUTION: This active matrix type liquid crystal display device has plural image signal lines, plural scanning signal lines, switching elements and pixel electrodes which are respectively arranged at the respective intersected points of these image signal lines and scanning signal lines and a counter electrode arranged to face the respective pixel electrodes via a liquid crystal layer. The above-mentioned display device executes AC driving by subjecting the signal voltages supplied to the image signal lines to polarity inversion at every field. The one display field of the display device is constituted of the plural sub-fields 13 to 16 obtd. by executing interlaced scanning. The polarities of the image signal voltage are inverted every time the plural sub-fields 13 to 16 are sequentially displayed. In addition, the scanning is executed successively with the adjacent scanning lines.



LEGAL STATUS

[Date of request for examination] 07.09.1998

[Date of sending the examiner's decision of rejection] 13.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(11)特許出願公開番号

(43)公開日 平成6年(1994)8月12日

技術表示箇所

9226-2K

審査請求 未請求 請求項の数 8 OL (全 17 頁)

(22)出願日 平成5年(1993)1月25日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72)発明者 津村 誠

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 高島 勝

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 太田 益幸

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74)代理人 弁理士 武 顕次郎

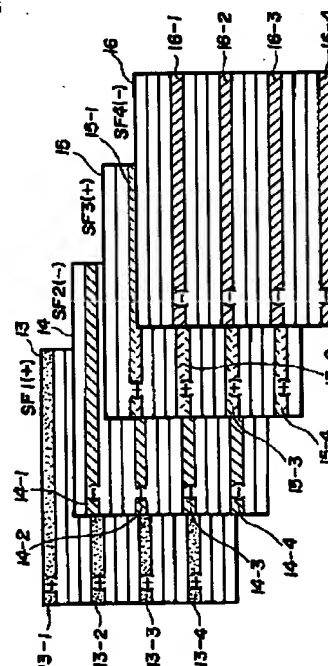
[最終頁に続く](#)

(57) 【要約】

【目的】 低消費電力特性と高画質表示特性を満たすと同時に、低画像信号電圧駆動を実現するアクティブマトリクス型液晶表示装置を提供する。

【構成】 複数の画像信号ラインと、複数の走査信号ラインと、画像信号ライン及び走査信号ラインの各交点にそれぞれ配置されたスイッチング素子及び画素電極と、各画素電極に液晶層を介して対向配置された対向電極とを備え、画像信号ラインに供給する信号電圧をフィールド毎に極性反転させて交流駆動を行うアクティブマトリクス型液晶表示装置において、１つの表示フィールドを、飛び越し走査を行うことにより得られる複数のサブフィールド１３乃至１６によって構成し、複数のサブフィールド１３乃至１６が順次表示される度毎に、画像信号電圧の極性が反転され、かつ、順次隣接した走査ラインについて走査が行われる。

【图2】



【特許請求の範囲】

【請求項1】 複数の画像信号ラインと、複数の走査信号ラインと、前記画像信号ライン及び走査信号ラインの各交点にそれぞれ配置されたスイッチング素子及び画素電極と、前記各画素電極に液晶層を介して対向配置された対向電極とを備え、前記画像信号ラインに供給する信号電圧をフィールド毎に極性反転させて交流駆動を行うアクティブマトリクス型液晶表示装置において、1つの表示フィールドを、飛び越し走査を行うことにより得られる複数のサブフィールドによって構成し、前記複数のサブフィールドが順次表示される度毎に、画像信号電圧の極性が反転され、かつ、順次隣接した走査ラインについて走査が行われることを特徴とする液晶表示装置。

【請求項2】 前記飛び越し走査を行うことにより得られる複数のサブフィールドは、4つ以上の走査ラインを順次飛び越すことによって得られる4つ以上のサブフィールドからなることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 前記飛び越し走査を行うことにより得られる複数のサブフィールドは、順番に複数のブロック分けした奇数番目の走査ラインの飛び越し走査により得られる複数のサブフィールドと、同じく、順番に複数のブロック分けした偶数番目の走査ラインの飛び越し走査により得られる複数のサブフィールドとからなることを特徴とする請求項1記載の液晶表示装置。

【請求項4】 前記各サブフィールドにおける走査ラインの飛び越し走査の開始点が、その前に表示されるサブフィールドの走査ラインの中間点になるように選択されることを特徴とする請求項3記載の液晶表示装置。

【請求項5】 前記複数のサブフィールドが順次表示される度毎に、前記画像信号電圧の極性の反転に伴って、対向電極電位の極性も前記画像信号電圧の極性と反対極性になるように反転されることを特徴とする請求項1記載の液晶表示装置。

【請求項6】 表示すべき画像データを蓄積する画像メモリと、前記メモリへの前記画像データの書き込み及び前記画像メモリからの前記画像データの読み出し制御を行う2つのライン方向アドレスカウンタとを備え、前記2つのライン方向アドレスカウンタのいずれか一方の出力アドレス値の増減を複数番地毎に行い、かつ、そのライン方向アドレスカウンタの出力アドレス値に対応して液晶表示装置の各画像信号ラインに印加される画像データの供給順序を制御することを特徴とする請求項1記載の液晶表示装置の走査駆動装置。

【請求項7】 表示すべき画像データを蓄積する画像メモリと、前記画像データを液晶表示装置に転送する表示制御部とを有し、前記表示制御部は、1フィールドの期間中に前記画像メモリから1フィールド分の同一画像データを複数回読み出すとともに、この読み出した1フィールド分の画像データの中から各サブフィールドに対

応したものを選択的に前記液晶表示装置に転送することを特徴とする請求項1記載の液晶表示装置の走査駆動装置。

【請求項8】 複数のライン分の画像データを蓄積する画像メモリと、前記画像データを液晶表示装置に転送するアドレス制御部とを有し、前記アドレス制御部は、複数のサブフィールドの表示順序にしたがって前記画像メモリから読み出した前記画像データの並び換えを行い、その並び換えを行った前記画像データを前記液晶表示装置に転送することを特徴とする請求項1記載の液晶表示装置の走査駆動装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス型液晶表示装置及びその走査駆動装置に係わり、特に、フリッカの発生や消費電力の増大を避け、画像信号ラインに供給される画像信号電圧の振幅の低減を図ったアクティブマトリクス型液晶表示装置及びその走査駆動装置に関する。

【0002】

【従来の技術】従来、既知のアクティブマトリクス型液晶表示装置は、複数の走査信号ラインと、複数の画像信号ラインと、前記複数の走査信号ライン及び複数の画像信号ラインの各交点に配置された薄膜トランジスタ(TFT)と、各TFTに接続された透明画素電極と、各画素電極に液晶層を介して対向配置された対向電極と、前記複数の走査信号ラインに結合された走査信号電圧発生回路と、前記複数の画像信号ラインに結合された画像信号電圧発生回路と、前記対向電極に接続された共通電極電圧(Vcom)供給回路と、前記画像信号電圧発生回路及び前記Vcom供給回路に接続された極性反転回路とを備え、前記走査信号電圧発生回路に水平同期信号とを備え、前記画像信号電圧発生回路に画像信号(データ)が、前記極性反転回路に垂直同期信号がそれぞれ供給され、前記各画素電極と対向電極とその間に配置の液晶層は、それぞれ各別の画素を形成している。また、走査信号ラインは対応するTFTのゲート電極に、画像信号ラインは対応するTFTのドレイン電極に、TFTのソース電極は透明画素電極にそれぞれ接続されている。

【0003】動作時において、走査信号電圧発生回路は、一定のフィールド周期毎にから水平同期信号に同期した走査信号電圧を順次走査信号ラインに供給し、前記走査信号電圧が供給された走査信号ラインに接続のTFTがオン状態になり、同時に、画像信号電圧発生回路は、画像データに応じた画像信号電圧を順次画像信号ラインに供給し、前記オン状態になったTFTに接続の画像信号ラインに供給された画像信号電圧が前記TFTを介して対応する画素に印加され、この画素に前記画像信号電圧に対応した電圧の書き込みが行われる。そして、1ラインの選択時間(1H)が経過し、透明画素電極の

画像信号電圧の電位状態が十分安定したときに、前記TFTに印加の走査信号電圧の供給を停止し、前記TFTをオフ状態にする。前記TFTがオフした後も、透明画素電極と対向電極間に存在する容量（付加容量及び浮遊容量）により前記画素に電荷が保持され、透明画素電極と対向電極間の電位差により液晶の透過率が一義的に決定されるので、安定した輝度の表示が行われるものである。次のライン以降における各選択時間（1H）においても、前述の動作と同様の動作が繰り返して行われ、その結果、表示パネル全体には所要の画像の表示が行われる。

【0004】この場合、極性反転回路において、各フィールド毎に、各画像信号ラインに供給される画像信号電圧を垂直同期信号に同期してその極性を反転させる（以下、これをフィールド反転駆動という）とともに、対向電極に供給される共通電極電圧（Vcom）を前記画像信号電圧の極性に合わせて反転させ、各画素を構成する液晶に実質的に交流電圧が印加させるようにしているので、前記液晶に直流成分が重畳されることがなくなつて、液晶材料の劣化が防止され、信頼性が高く、しかも、高品位の画像表示を実現できるものである。

【0005】また、前記アクティブマトリクス型液晶表示装置の各画素にカラーフィルタを設けたカラー液晶表示装置は、表示容量を増大させたとしても、駆動デューティ比に余り影響を与えないという利点があり、しかも、印加される画像信号電圧の大きさを制御することにより中間調表示が可能であることから、高精細のフルカラー表示装置として広範囲に応用されている。特に、液晶表示装置は、薄型、軽量、低消費電力という特徴を有することから、可搬型パーソナルコンピュータ（パソコン、PS）やワークステーション（WS）にも多く利用されている。

【0006】ところで、比較的最近においては、液晶表示装置のフルカラー化や、高精細化に伴い、表示画質に対する要求も高まり、特に、フリッカの発生や輝度むらの発生に対して、より一層の表示画質の改善が要望されているとともに、持ち運びが可能な普及型の液晶表示装置に対応できるものとして、消費電力が増大しないような画像信号ラインの画像信号電圧の供給駆動方式、即ち、低画像信号電圧駆動方式が注目されている。

【0007】この場合、既知の低画像信号電圧駆動方式は、最初に奇数番目の走査ラインが順に選択され、その選択が終了すると、次に、偶数番目の走査ラインが順に選択されというようなインターレース走査方式であつて、各フィールド毎に、画像信号電圧の極性が反転するフィールド反転駆動が行われている。また、対向電極の共通電極電圧は、前記画像信号電圧の極性と反対極性で供給されるものである。

【0008】このように、前記既知の低画像信号電圧駆動方式は、各走査ライン毎に、画像信号電圧及び共通電

極電圧の極性をそれぞれ反転していることにより、各画像信号電圧のセンター電圧及び共通電極電圧のセンター電圧に対する正極性方向または負極性方向への電圧の偏り特性の差に基づくフリッカ成分が空間的にキャンセルされ、表示画面上におけるフリッカの発生が防止される。

【0009】この他に、低電圧信号駆動方式を目指したものとしては、例えば、特開昭62-218943号等に開示のものがある。ここに開示のものは、各画像信号ラインに供給される画像信号電圧の極性を、1走査ラインの選択時間（1H）を最小単位としてその整数倍の間隔をもって反転させ、かつ、その画像信号電圧の極性を、1フィールド毎に反転させ、しかも、対向電極に前記画像信号電圧の供給タイミングと同じタイミングで極性の変化する共通電極電圧を供給するようにし、低電圧信号駆動による低電力化を計っているものである。

【0010】

【発明が解決しようとする課題】しかしながら、既知の液晶表示装置においては、表示パネル部の大型化及び高精細化に伴い、表示画面の走査ライン数や画素数が増大するようになるので、1走査ラインの選択時間（1H）に割り当てられる時間が減少するとともに、容量性負荷が増大するようになる。このため、ライン反転駆動及び共通電極電圧の反転駆動との組み合わせを採用した既知の低電圧信号駆動方式を、大型化及び高精細化した表示パネル部を持った液晶表示装置に適用したときには、極性の反転が行われる画像信号電圧及び共通電極電圧のセトリング（要安定化）時間によって画素に対する実効的な書き込み時間が不足するようになり、安定した中間調表示を実現することが難しいという問題がある。また、画像信号電圧及び共通電極電圧の反転周期が減少（反転周波数が増大）するため、各画素の充放電回数の増大によって全体的な消費電力が増大するようになり、画像信号電圧の低電圧化に伴う低消費電力化の機能が減退して、可搬型液晶表示装置への適用が難しいという問題もある。

【0011】本発明は、前記問題点を除くものであつて、その目的は、低消費電力特性と高画質表示特性を満たすとともに、低画像信号電圧駆動を実現するアクティブマトリクス型液晶表示装置を提供することにある。

【0012】

【課題を解決するための手段】前記問題点を除去するために、本発明は、複数の画像信号ラインと、複数の走査信号ラインと、前記画像信号ライン及び走査信号ラインの各交点にそれぞれ配置されたスイッチング素子及び画素電極と、前記各画素電極に液晶層を介して対向配置された対向電極とを備え、前記画像信号ラインに供給する画像信号電圧をフィールド毎に極性反転させて交流駆動を行うアクティブマトリクス型液晶表示装置において、1つの表示フィールドを、飛び越し走査を行うことによ

10

20

30

40

50

り得られる複数のサブフィールドによって構成し、前記複数のサブフィールドが順次表示される度毎に、画像信号電圧の極性が反転され、かつ、順次隣接した走査ラインについて走査が行われる手段を備える。この場合、前記手段において、好ましくは、前記飛び越し走査を行うことにより得られる複数のサブフィールドは、4つ以上の走査ラインを順次飛び越すことによって得られる4つ以上のサブフィールドからなる手段を備える。

【0013】また、前記問題を除去するために、本発明は、前記飛び越し走査を行うことにより得られる複数のサブフィールドが、順番に複数にブロック分けした奇数番目の走査ラインの飛び越し走査により得られる複数のサブフィールドと、同じく、順番に複数にブロック分けした偶数番目の走査ラインの飛び越し走査により得られる複数のサブフィールドとからなり、前記各サブフィールドにおける走査ラインの飛び越し走査の開始点が、その前に表示されるサブフィールドの走査ラインの中間点になるように選択される付加的な手段を備える。

【0014】

【作用】前記手段によれば、複数ライン毎に飛び越し走査を行う走査ライン群をそれぞれ1つのサブフィールドとして複数のサブフィールドを構成した場合、または、奇数番目の走査ラインと偶数番目の走査ラインを、それぞれ複数のブロックに分割して複数のサブフィールドを構成した場合等においても、隣接する走査ラインが、時間的に連続して走査選択されるサブフィールドの走査ラインに割り当てられ、かつ、時間的に連続して走査選択されるサブフィールドの画像信号電圧の極性が順次反転されるように選択しているので、隣合う走査ラインにおけるフリッカの位相状態がほぼ逆転し、全体的にラインフリッカをキャンセルすることが可能になるため、フリッカの発生を大幅に低減することができる。また、複数ライン毎の飛び越し走査によって得られる複数のサブフィールド毎に、画像信号電圧及び共通電極電圧の極性を反転させるようにしているため、ライン反転駆動を行った場合に比べて、画像信号電圧及び共通電極電圧の反転周期の減少（反転周波数の増大）が大幅に低減され、各画素の充放電回数の増大に伴う全体的な消費電力の増大を招くことがなくなる。

【0015】また、前記付加的な手段によれば、偶数番目の走査ラインと奇数番目の走査ラインを、それぞれ複数のブロックに分割して複数のサブフィールドを構成した場合に、1つのブロックにおけるサブフィールドに対して、それに続くブロックにおけるサブフィールドの走査の開始点が、前記1つのブロックにおけるサブフィールドの中間点になるような走査駆動を行っているため、半ブロック（1/2ブロック）毎に画像信号電圧及び共通電極電圧の極性が変化するようになり、実質的にサブフィールド数を2倍にしたのと同等の効果がある。その上に、同一の分割ブロック数からなる複数のサブフィー

ルドを形成する場合に、変換した画像信号を記憶するのに必要なメモリの記憶容量を半分に低減させることができるとともに、画像信号電圧の反転周波数及び共通電極電圧の反転周波数を増大させずに、フリッカの発生強度を半減させることができる。

【0016】このため、走査ライン数が多く、容量性負荷が大きい大型の高精細アクティブマトリクス型液晶表示装置や、フレーム周波数の高いアクティブマトリクス型液晶表示装置において、画像信号電圧の振幅を低減させ、フリッカ発生が少ない高表示画質が得られ、同時に、低消費電力特性が得られるようになる。

【0017】

【実施例】以下、本発明の実施例を図面を用いて詳細に説明する。

【0018】図1は、本発明に係わるアクティブマトリクス型液晶表示装置の第1の実施例を示す構成図である。

【0019】図1において、1は走査信号ライン、2は画像信号ライン、3は薄膜トランジスタ（TFT）、4は画素、5は走査信号電圧発生回路、6は画像信号電圧発生回路、7は極性反転回路、8は水平同期信号入力端子、9は垂直同期信号入力端子、10は共通電極電圧供給回路、11は飛び越し走査回路、12は画像信号（データ）入力端子である。なお、本実施例においても、説明を簡単にするために、走査ライン1の数は16本であるとして説明を行う。

【0020】そして、走査信号ライン1は走査信号電圧発生回路5に接続され、画像信号ライン2は画像信号電圧発生回路6に接続される。各走査信号ライン1及び各画像信号ライン2の交点に、それぞれTFT3と画素4が配置され、各画素4は透明画素電極と対向電極とそれら電極の間に配置された液晶層からなっている。TFT3のゲート電極は対応する走査信号ライン1に、ドレイン電極は対応する画像信号ライン2に、ソースは対応する透明画素電極にそれぞれ接続され、各透明画素電極は共通電極電圧供給回路10に接続される。水平同期信号入力端子8は極性反転回路7と飛び越し走査回路11に、垂直同期信号入力端子9は極性反転回路7に、画像信号入力端子12は画像信号電圧発生回路6にそれぞれ接続され、飛び越し走査回路11は走査信号電圧発生回路5に、極性反転回路7は画像信号電圧発生回路6と共通電極電圧供給回路10にそれぞれ接続される。

【0021】続く、図2は、第1の実施例において、複数のサブフィールドを構成する場合の第1の例を示す表示画面の構成図であり、また、図3は、図2に示された表示画面を得る場合における、各電圧の供給タイミングを示す波形図である。

【0022】図2及び図3において、13は第1のサブフィールド表示画面、13-1は1番目の走査ライン、13-2は5番目の走査ライン、13-3乃至13-4

は9番目乃至13番目の走査ライン、14は第2のサブフィールド表示画面、14-1は2番目の走査ライン、14-2は6番目の走査ライン、14-3乃至14-4は10番目乃至14番目の走査ライン、15は第3のサブフィールド表示画面、15-1は3番目の走査ライン、15-2は7番目の走査ライン、15-3乃至15-4は11番目乃至15番目の走査ライン、16は第4のサブフィールド表示画面、16-1は4番目の走査ライン、16-2は8番目の走査ライン、16-3乃至16-4は12番目乃至16番目の走査ライン、17は画像信号電圧(VD)、18は共通電極電圧(Vcom)、19は走査信号電圧(VG)であって、その中で、19-1は1番目の走査ラインを形成する1番目の走査信号電圧(VG1)、19-2は2番目の走査ラインを形成する2番目の走査画像信号電圧(VG2)、19-3乃至19-16は3番目乃至16番目の走査ラインを形成する3番目乃至16番目の走査信号電圧(VG3乃至VG16)、20は画像信号電圧(VD)17のセンター電圧、21は共通電極電圧(Vcom)18のセンター電圧である。

【0023】以下、図1乃至図3を用いて、本実施例の動作について説明する。

【0024】概略的に述べれば、本実施例による走査駆動の方法は、1走査ラインの選択時間(1H)を単位として走査を行うという点においては、従来の走査駆動の方法と同じであるが、複数ライン毎、本実施例では4本のライン毎に飛び越し走査を行っている点、及び、互いに隣接する走査ライン、例えば、1番目の走査ライン13-1と2番目の走査ライン14-1、または、2番目の走査ライン14-1と3番目の走査ライン15-1等において画像信号電圧(VD)17及び共通電極電圧(Vcom)18の極性を反転させている点において異なっている。この場合、1回の飛び越し操作によって形成される表示フィールドをサブフィールドと定義すれば、サブフィールド毎に画像信号電圧(VD)17及び共通電極電圧(Vcom)18の極性を反転させることによって、全ての隣接する走査ライン間で画像信号電圧(VD)17及び共通電極電圧(Vcom)18を逆極性にした状態にすることができる。

【0025】また、液晶表示装置の構成についても、本実施例は、従来の構成に、飛び越し走査を実施させるための飛び越し走査回路11を新たに付加し、かつ、画像信号電圧(VD)17及び共通電極電圧(Vcom)18の極性をサブフィールド毎に反転させるために、極性反転回路7に水平同期信号を供給している点が異なっている。

【0026】ところで、本実施例は、第1サブフィールド13において、最初の1/4期間に1番目の走査信号ライン1に1番目の走査信号電圧(VG1)19-1を供給するとともに、画像信号ライン2に正極性の画像信

号電圧(VD)17、対向電極に負極性の共通電極電圧(Vcom)18を供給して、1番目の走査ライン13-1の走査を行い、続く、1/4期間に5番目の走査信号ライン1に5番目の走査信号電圧(VG5)19-5を供給するとともに、画像信号ライン2に同じく正極性の画像信号電圧(VD)17、対向電極に負極性の共通電極電圧(Vcom)18を供給して、5番目の走査ライン13-2の走査を行い、それに続く、1/4期間に9番目の走査信号ライン1に9番目の走査信号電圧(VG9)19-9を供給するとともに、画像信号ライン2に同じく正極性の画像信号電圧(VD)17、対向電極に負極性の共通電極電圧(Vcom)18を供給して、9番目の走査ライン13-3の走査を行い、最後の1/4期間に13番目の走査信号ライン1に13番目の走査信号電圧(VG13)19-13を供給するとともに、画像信号ライン2に同じく正極性の画像信号電圧(VD)17、対向電極に負極性の共通電極電圧(Vcom)18を供給して、13番目の走査ライン13-4の走査を行い、第1サブフィールド13の表示画像が形成される。次に、第2サブフィールド14においては、正極性の画像信号電圧(VD)17と負極性の共通電極電圧(Vcom)18が供給される代わりに、負極性の画像信号電圧(VD)17と正極性の共通電極電圧(Vcom)18が供給される点を除けば、前述の第1サブフィールド13における動作と同様の動作が行われ、第2サブフィールド14の表示画像が形成される。また、第3及び第4サブフィールド15、16においては、それぞれ、第1及び第2サブフィールド13、14における動作と同様な動作が行われ、第3及び第4サブフィールド15、16の表示画像が形成され、それら第1乃至第4サブフィールド13乃至16の合成により1フィールドの表示画像が形成される。

【0027】そして、前記1フィールドに続く次の1フィールドにおいては、全体的に画像信号電圧(VD)17と共通電極電圧(Vcom)18の極性が反転されているものの、前記フィールドにおける動作と全く同様の動作が行われる。

【0028】以上のように、本実施例は、走査信号電圧(VG1乃至VG16)19-1乃至19-16による1番目乃至16番目の走査ライン13-1乃至16-4の走査順序を複数ライン毎、本実施例においては4ライン毎の飛び越し走査にするとともに、前記走査信号電圧(VG1乃至VG16)19-1乃至19-16の供給順序に合わせて、画像信号電圧(VD)17の供給順序を図3に示すように設定しているものである。

【0029】このため、本実施例では、隣接する走査ラインを、時間的に連続して表示されるサブフィールドの走査ラインを順に割り当てることにより、隣接する走査ライン毎にフリッカの位相はほぼ逆転した状態になり、前記フリッカの位相の相互キャンセルにより、表示画面

全体のラインフリッカの発生を抑えることができる。

【0030】また、本実施例では、画像信号電圧(V_D)17と共通電極電圧(V_{com})18の極性反転周期を、従来のものに比べて4倍も長くすることができるので、各画素4に存在する付加的容量及び浮遊容量による消費電力を、従来のものに比べて1/4に低減することができる。

【0031】さらに、通常の液晶表示装置の表示パネルにおけるように、表示画面を構成する走査ライン数が多くなると、各サブフィールドを構成する走査ライン数も増大するようになるが、本実施例では、前述のように、ライン反転駆動に対する画像信号電圧(V_D)17と共通電極電圧(V_{com})18の極性反転周期の比率も大きくなるため、消費電力の低減効果は著しく増大する。

【0032】続いて、図4は、本実施例におけるフリッカ発生状況と、そのフリッカの低減作用を示す波形説明図である。

【0033】図4において、22はフリッカ成分波形であって、その内、22-1はある1つの走査ライン(L1)におけるフリッカ成分波形、22-2は前記走査ライン(L1)に隣接した走査ライン(L2)におけるフリッカ成分波形、22-3は合成されたフリッカ成分波形である。

【0034】一般に、アクティブマトリクス型液晶表示装置においては、各画素に供給される画像信号電圧(V_D)17に対して、同時に供給される共通電極電圧(V_{com})18の印加設定タイミングがずれると、そのずれに相当する直流成分が各画素の液晶に加わり、画像信号電圧(V_D)17の極性が正負対称であったとしても、前記液晶に印加される電圧は非対称になり、この印加電圧の非対称性がフリッカとなって表示画面において観察されるようになる。

【0035】ところで、本実施例においても、前述のように走査ライン単位のフリッカが発生しており、それを微視的に見たときには隣接する走査ライン(L1、L2)において図4に示されたようなフリッカ成分波形22-1、22-2となり、その周期は2フィールド分に相当する。この場合、隣接する走査ライン(L1、L2)のフリッカ成分波形22-1、22-2が逆極性、即ち、隣接する2走査ライン(L1、L2)に対する画像信号電圧(V_D)17の供給が同時であって、かつ、それら電圧(V_D)17が逆極性であるときに、前記2走査ライン(L1、L2)間の位相差180度と定義すれば、その位相差が180度になれば前記フリッカ成分波形22-1、22-2を相互にキャンセルできるため、表示画面においてフリッカは観察されない。

【0036】ここにおいて、本実施例のように、ライン反転駆動を行っている場合には、隣接する2つの走査ライン(L1、L2)に正極性と負極性の画像信号電圧(V_D)17が同時に印加されることがないため、隣接

する2つの走査ライン(L1、L2)間の位相差が180度になることはなく、合成波22-3のようにどうしてもフリッカ成分が残留するようになるが、大型化及び高精細化に伴う走査ライン数の増大により、その位相差が180度に近づくようになって、合成波22-3に示されたフリッカ成分が順次低減され、実用的に見て問題を生じないレベルに達するようになる。

【0037】しかしながら、隣接する2つの走査ライン(L1、L2)によるフリッカ成分のキャンセル作用にも自ずと限界があり、人間の目のフリッカ成分に対する感度の関係に基づけば、フリッカ成分の強度や、目と液晶表示装置間の距離にも依存するとしても、この種の表示装置を使用するときの一般的な明視距離である40乃至50cmにおいては、1走査ラインの幅がおよそ1mmを超えると、1走査ライン単位のフリッカ成分が見えるようになる。

【0038】従って、通常の液晶表示装置における1走査ラインの幅が0.2mm乃至0.4mm程度であることから、隣接する数本の走査ラインを1ブロックとして順次同極性の画像信号電圧(V_D)17を印加すると、フリッカ成分が見える場合が生じるので、フリッカの発生を防止するには、隣接する走査ライン(L1、L2)について互いに逆極性の画像信号電圧(V_D)17を印加するとともに、隣接する走査ライン(L1、L2)間の前記位相差を180度に近づけることが必要になり、本実施例もその趣旨に沿ったものである。

【0039】続いて、図5は、サブフィールド数を変化させた場合におけるフリッカ強度、1ラインの選択時間、消費電力との関係を示す特性図であり、走査ライン数を1000本としたときの特性を示すものである。

【0040】図5において、23はフリッカ強度特性、24は1ラインの選択時間特性、25は消費電力特性である。

【0041】液晶表示装置においてライン反転駆動を行う場合には、表示部の仕様が決められると、走査ライン数が決められ、フリッカ強度特性23と1ラインの選択時間特性24も一義的に決定される。この場合、フリッカ強度特性23は、隣接する走査ライン間のラインフリッカの位相差が180度(π)に近づくにしたがって順次軽減されるものであって、隣接する走査ライン間のラインフリッカの位相差を θ 1、サブフィールド数 n としたとき、 θ 1と n との関係は、 θ 1 $=\pi-(2\pi/n)$ となり、サブフィールド数 n を増大させることによって、フリッカを低減させることができる。

【0042】しかしながら、液晶表示装置においては、通常、高い表示画像品質を維持させるため、画像信号電圧(V_D)17の極性の反転の際に、前記電圧(V_D)17のセトリング(要安定化)時間を差し引いたサブフィールド時間に基づいて1走査ラインの選択時間24を決定しているため、サブフィールド数 n が増大して1フ

フィールド期間内における画像信号電圧(VD)17の極性反転回数が増大すると、1走査ラインの選択時間24は減少するようになる。例えば、図5に示す例において、ライン反転駆動を行う場合には、サブフィールド数が1000になるので、そのときの有効な1ラインの選択時間24は、フレーム反転駆動を行う場合(サブフィールド数が1)に比べて1/3程度に減少するので、画像信号電圧(VD)17の印加時間が短くなり過ぎることにより、表示画像品質の劣化を招く恐れがある。そして、ライン反転駆動を行う場合は、その駆動の性質上、必ず1走査ライン毎に画像信号電圧(VD)17の極性を反転する必要があるため、図5に示す他の1ラインの選択時間24を選択することができない。

【0043】一方、本実施例は、サブフィールド数 n を適宜変えることにより、フリッカ強度特性23及び1ラインの選択時間特性24の最適値を選択することができるもので、図5に示すように、フリッカ強度特性23についてはサブフィールド数 n を2とした場合においても、一定のフリッカ抑圧効果を挙げることができるが、特に、サブフィールド数 n を4以上にすれば、大幅なフリッカ抑圧効果が得られるようになる。この場合、前記フリッカ抑圧効果は、表示パネルの総走査ライン数に関係なく、隣接する走査ライン間のフリッカの位相差により決められるので、サブフィールド数 n を決めることにより、一義的にフリッカ強度特性23が決定される。

【0044】また、液晶表示装置の消費電力は、図5に示されるように、サブフィールド数 n の増大と共に増加するので、フリッカ強度特性23が極端に増大しない範囲にあるサブフィールド数、例えば、4乃至64のサブフィールド数を選択することによって、液晶表示装置の低消費電力化も合わせて実現することができる。

【0045】さらに、1ラインの選択時間24については、サブフィールド数を表示パネルの総走査ライン数の1/4以下に抑えた場合に望ましい結果が得られる。ただし、1ラインの選択時間24については、フィールド周波数や表示パネルの総ライン数及び画像信号電圧回路や対向電極の負荷状態によっても変化し、一義的に決定されるものではないとしても、表示パネルが大画面化及び高精細化になるにしたがって短くなるので、その点を考慮してより適したサブフィールド数 n を選ぶ必要がある。

【0046】次に、図6は、本実施例に使用される液晶表示装置駆動システムの構成の1例を示すブロック構成図である。

【0047】図6において、26は液晶表示装置、27は表示パネル、28はアドレス制御回路、29はパソコン(PC)またはワークステーション(WS)、30は中央制御装置(CPU)、31は表示用画像メモリ、32は画像データ伝送路、33は同期信号及び制御信号伝送路であり、その他、図1に示された構成要素と同じ構

成要素には同じ符号を付けている。

【0048】そして、液晶表示装置26は、画像表示を行う表示パネル27と、飛び越し走査回路11の走査順序を制御するアドレス制御回路28を含み、パソコン(PC)またはワークステーション(WS)29は、CPU30と、表示用画像メモリ31を含んでいる。表示用画像メモリ31は、CPU30の制御のもとに、画像データ伝送路32を介して画像データを画像信号電圧発生回路6に、同期信号及び制御信号伝送路33を介して水平及び垂直同期信号それに各種の制御信号を極性反転回路7とアドレス制御回路28にそれぞれ供給するように構成される。

【0049】この液晶表示装置駆動システムにおいて、飛び越し走査を行うには、アドレス制御回路28による飛び越し走査回路11の制御に加え、パソコン(PC)またはワークステーション(WS)29に内蔵された表示用画像メモリ31を介して出力される画像データのライン出力アドレス順序を、本実施例におけるラインアドレス順序に合わせて出力させるか、もしくは、液晶表示装置26側またはパソコン(PC)やワークステーション(WS)29側のいずれかに、ラインアドレス順序を変更するフィールドメモリ(図示なし)及びアドレス制御回路28を具備させる必要がある。このとき、液晶表示装置26は、パソコン(PC)やワークステーション(WS)29から垂直同期信号や水平同期信号、場合によってはサブフィールド極性切換信号等の制御信号を受け、表示パネル27の各走査ラインを飛び越し走査して必要とされる画像表示を行うようにしているものである。

【0050】次に、図7は、各TFTとそれに接続された画素との間に、表示画質向上用の補助容量素子を接続した本発明による液晶表示装置の第2の実施例を示す部分回路構成図であり、図8は、第2の実施例の回路を駆動する場合における、各電圧の供給タイミングを示す波形図である。

【0051】図7及び図8において、34は補助容量素子、35は走査信号電圧(VG)であって、その中で、35-1は i 番目の走査信号ラインに供給される i 番目の走査信号電圧(VG i)、35-2は $i+4$ 番目の走査信号ラインに供給される $i+4$ 番目の走査信号電圧(VG $i+4$)、36は各走査信号電圧のセンター電圧(VG c)であり、その他、図1に示された構成要素と同じ構成要素には同じ符号を付け、図3に示された電圧と同じ電圧には同じ符号を付けている。

【0052】そして、補助容量素子34は、ゲート電極が i 番目の走査信号ライン1に接続されたTFT3において、そのソース電極とそれに接続された画素4との接続点 a と、 $i-1$ 番目の走査信号ライン1との間に接続されており、図示されていないが、他のTFT3においても、同様の接続がなされている。

【0053】本実施例は、各サブフィールド毎に、画像信号電圧(VD)17及び共通電極電圧(Vcom)18の極性をそれぞれ反転させる点は、第1の実施例と同じであるが、それら画像信号電圧(VD)17及び共通電極電圧(Vcom)18の極性の反転とともに、各走査信号ライン1に供給される走査信号電圧(VG)の極性を共通電極電圧(Vcom)18の極性に合わせて反転させる、即ち、第1サブフィールドにおいては、走査信号電圧(VG)をそのセンター電圧(VGc)36よりも負極性になるようにし、続く、第2サブフィールドにおいては、同じく走査信号電圧(VG)をそのセンター電圧(VGc)36よりも正極性になるようにし、以下、同様に、第3サブフィールドにおいては再び負極性、第4サブフィールドにおいては再び正極性になるように反転させている。

【0054】そして、i番目の走査ラインを選択する走査信号電圧(VGi)35-1、i+4番目の走査ラインを選択する走査信号電圧(VGi+4)35-2等は、前記極性が交互に反転する走査信号電圧(VG)に重畳されて印加される点を除けば、画像信号電圧(VD)17及び共通電極電圧(Vcom)18の供給の点は、第1の実施例の場合と何等変わるところがない。

【0055】このような補助容量素子34の接続、及び、走査信号電圧(VG)35の極性反転駆動方式を採用すれば、共通電極電圧(Vcom)18の極性の反転により、各画素4の対向電極側に印加される電圧が変化したとしても、同様の走査信号電圧(VG)35の極性の反転により、各画素4の透明画素電極側に印加される電圧も同様に変化し、各画素4への印加電圧は共通電極電圧(Vcom)18の極性の反転に伴って変化せず、単に、画像信号電圧(VD)17のみに依存するので、各画素4においては画像信号電圧(VD)17に正しく対応した画像表示を行うことができる。

【0056】なお、補助容量素子34の接続箇所としては、各画素4に回路的に並列に挿入してもよく、その接続の場合においても、動作及び得られる効果は、本実施例の場合と全く同様である。

【0057】本実施例によれば、アクティブマトリクス型液晶表示装置において、サブフィールド数nを広範囲に変えることができるので、フリッカ強度特性と1ラインの選択時間特性とからサブフィールド数nの最適値を選択することが可能になり、フリッカ強度の増大や1ラインの選択時間の減少による画像表示品質の低下を招くことなしに、画像信号電圧(VD)の低電圧駆動、及び、液晶表示装置の低消費電力化を実現することができる。

【0058】続く、図9は、本発明のアクティブマトリクス型液晶表示装置において、複数のサブフィールドを構成する第3の実施例を示す表示画面の構成図であり、また、図10は、第3の実施例の表示画面を得る場合

の、各電圧の供給タイミングを示す波形図である。なお、本実施例においても、説明を簡単にするために、走査ラインの数は16本であるとして説明を行う。

【0059】図9及び図10において、37は第1のサブフィールド表示画面、37-1は1番目の走査ライン、37-2は3番目の走査ライン、37-3乃至37-4は5番目乃至7番目の走査ライン、38は第2のサブフィールド表示画面、38-1は2番目の走査ライン、38-2は4番目の走査ライン、38-3乃至38-4は6番目乃至8番目の走査ライン、39は第3のサブフィールド表示画面、39-1は9番目の走査ライン、39-2は11番目の走査ライン、39-3乃至39-4は13番目乃至15番目の走査ライン、40は第4のサブフィールド表示画面、40-1は10番目の走査ライン、40-2は12番目の走査ライン、40-3乃至40-4は14番目乃至16番目の走査ライン、41は走査信号電圧(VG)であって、その中で、41-1は1番目の走査ラインを形成する1番目の走査信号電圧(VG1)、41-1は2番目の走査ラインを形成する2番目の走査信号電圧(VG2)、41-3乃至41-16は3番目乃至16番目の走査ラインを形成する3番目乃至16番目の走査信号電圧(VG3乃至VG16)であり、その他、図3に示された電圧と同じ電圧については同じ符号を付けている。また、本実施例に用いられる液晶表示装置の構成は、図1に示された第1の実施例の構成と殆んど同じである。

【0060】本実施例は、奇数番目の走査ラインと偶数番目の走査ラインを、それぞれ走査の順番にまとめて複数のブロック分けを行い、これらブロックをそれぞれ各別のサブフィールドと定め、各サブフィールドの組み合わせにより1つのフィールドを構成しているものである。そして、各サブフィールド内においては1ラインおきに飛び越し走査が行われ、しかも、隣接する走査ラインにそれぞれ逆極性の画像信号電圧(VD)が供給されるもので、飛び越し走査のライン数、及び、各サブフィールドのブロック分けの状態を除けば、第1の実施例とほぼ同じである。また、本実施例の構成は、形式的に、図1に示された第1の実施例と同じであるが、図10に示すような走査信号電圧(VG1乃至VG16)41-1乃至41-16のタイミングを得るために、飛び越し走査回路11の内部に、各サブフィールド毎に1ラインおきの走査信号電圧出力を得るための論理回路あるいはROM内プログラムを保持している。

【0061】本実施例によれば、第1の実施例と同じように、サブフィールド数nを制御すれば、フリッカ強度と1ラインの選択時間を適宜制御することができる。

【0062】続いて、図11は、第3の実施例に使用される液晶表示装置駆動システムの構成の一例を示すブロック構成図であって、シーケンシャルに画像データを出カするノンインターレース型の駆動システムと接続した

例を示すものである。

【0063】図11において、42はラインメモリであり、その他、図6に示された構成要素と同じ構成要素には同じ符号を付けている。

【0064】そして、ラインメモリ42は、表示用画像メモリ31と画像信号電圧発生回路6とを結合している画像データ伝送路32内に配置され、アドレス制御回路28の出力で制御されるように構成されている。

【0065】本駆動システムは、ある1つのサブフィールドの走査が終了すると、次のサブフィールドの走査の開始点は、走査を終了した前記サブフィールドにおいて走査を開始したラインの次のラインであるため、ノンインターレース画像データと同期を取るためには、表示パネル27に画像データを転送するサブフィールドメモリと待機状態の次期読み出し用サブフィールドメモリ、及び、現書き込み用に合計2サブフィールド分のサブフィールドメモリが必要である。このため、本駆動システムでは、4サブフィールド分の複数ラインのラインメモリ42を設けたことにより、シーケンシャルに画像データを出力するノンインターレース方式の駆動システムとの接続が可能になる。ただし、サブフィールド数の少ない本例においては、実質的にフィールドメモリを持つことと等価になるが、大画面で、高精細の表示パネル27のように、ライン数の多い表示パネル27においては、サブフィールド数を増やすことにより、フリッカ強度を低減させ、かつ、メモリの記憶容量が削減できるものである。

【0066】本駆動システムによれば、ラインメモリ42を設けたことにより、低消費電力特性、低画像信号電圧特性、低フリッカ特性、及び十分な1ラインの選択時間の維持を行った状態において、シーケンシャルに画像データを出力するノンインターレース方式の駆動システムとの接続ができるようになる。

【0067】続く、図12は、本発明のアクティブマトリクス型液晶表示装置において、複数のサブフィールドを構成する第4の実施例を示す表示画面の構成図であり、また、図13は、第4の実施例の表示画面を得る場合における、各電圧の供給タイミングを示す波形図である。なお、本実施例においても、説明を簡単にするために、走査ラインの数は16本であるとして説明を行う。

【0068】図11において、43は第1のサブフィールド表示画面、43-1は13番目の走査ライン、43-2は15番目の走査ライン、43-3乃至43-4は1番目乃至3番目の走査ライン、44は第2のサブフィールド表示画面、44-1は2番目の走査ライン、44-2は4番目の走査ライン、44-3乃至44-4は6番目乃至8番目の走査ライン、45は第3のサブフィールド表示画面、45-1は5番目の走査ライン、46-2は7番目の走査ライン、46-3乃至46-4は9番目乃至11番目の走査ライン、46は第4のサブフィールド表示画面、46-1は10番目の走査ライン、46-2は12番目の走査ライン、46-3乃至46-4は14番目乃至16番目の走査ライン、47は走査信号電圧(VG)であって、その中で、47-1は1番目の走査ラインを形成する1番目の走査信号電圧(VG1)、47-1は2番目の走査ラインを形成する2番目の走査画像信号電圧(VG2)、47-3乃至47-16は3番目乃至16番目の走査ラインを形成する3番目乃至16番目の走査信号電圧(VG3乃至VG16)であり、その他、図3に示された電圧と同じ電圧については同じ符号を付けている。また、本実施例に用いられる液晶表示装置の構成も、図1に示された第1の実施例の構成と殆んど同じである。

【0069】本実施例の走査駆動は、ほぼ第3の実施例の走査駆動と同じであるが、第3の実施例の走査駆動と異なる点は、各サブフィールドの走査開始点が、直前に表示されたサブフィールドで走査した走査ラインのほぼ中間点になるように設定している点である。各サブフィールドの走査開始点を前述のように設定すれば、隣接する走査ライン間のフリッカの位相差を、第3の実施例のものに比べ1/2に低減することができる。即ち、1つのサブフィールドのライン走査が終了しても、走査開始点は元の位置に戻ることはなく、1/2サブフィールドだけ戻った点から次のサブフィールドのライン走査が開始されるので、サブフィールド数をnとし、隣接する走査ライン間のフリッカの位相差を θ_2 とすれば、 θ_2 とnの間において、 $\theta_2 = \pi \pm (2\pi/n) \times (1/2) = \pi \pm (\pi/n)$ の関係が得られ、サブフィールド数nを2倍にしたのと同等の効果が得られる。

【0070】また、図11に示された液晶表示装置26として、本実施例の液晶表示装置を用いてなる液晶表示装置駆動システムを構成する場合に、ラインメモリ42においては、1/2サブフィールド単位で読み出し、待機、書き込みを繰り返し行うことによって画像データの変換ができるので、その記憶容量を、第3の実施例の液晶表示装置を用いた場合の1/2に低減することができる。

【0071】このように、本実施例によれば、第3の実施例と同一のサブフィールド数を設けるだけで、フリッカ強度とメモリの記憶容量を半減させることができる。

【0072】次いで、図14は、第3の実施例と第4の実施例において、サブフィールド数とフリッカ強度との関係を示す特性図である。

【0073】図14において、48は第3の実施例におけるフリッカ強度特性、49は第4の実施例におけるフリッカ強度特性を示す。

【0074】図14に示すように、第3の実施例及び第4の実施例においても、フリッカ強度は、サブフィールド数nにほぼ逆比例して減少する特性を示すが、第4の実施例は、同じサブフィールド数において、第3の実施

例に比べてフリッカ強度を1/2に低減させることができることが判る。

【0075】

【発明の効果】以上説明したように、本発明によれば、複数ライン毎に飛び越し走査を行う走査ライン群をそれぞれ1つのサブフィールドとして複数のサブフィールドを構成するか、または、奇数番目の走査ラインと偶数番目の走査ラインを、それぞれ複数のブロックに分割して複数のサブフィールドを構成し、隣接する走査ラインが、時間的に連続して走査選択されるサブフィールドの走査ラインに割り当てられ、かつ、時間的に連続して走査選択されるサブフィールドの画像信号電圧の極性が順次反転されるように選択されているので、隣合う走査ラインにおけるフリッカの位相状態がほぼ逆転し、全体的にラインフリッカをキャンセルすることが可能になり、フリッカの発生を大幅に低減できるという効果がある。

【0076】また、本発明によれば、複数ライン毎の飛び越し走査によって得られる複数のサブフィールド毎に、画像信号電圧及び共通電極電圧の極性を反転させているため、ライン反転駆動を行った場合に比べて、画像信号電圧及び共通電極電圧の反転周期の減少（反転周波数の増大）が大幅に低減され、各画素の充放電回数の増大に伴う全体的な消費電力の増大を招かないという効果がある。

【0077】さらに、本発明によれば、特に、偶数番目の走査ラインと奇数番目の走査ラインを、それぞれ複数のブロックに分割して複数のサブフィールドを構成し、1つのブロックにおけるサブフィールドに対して、それに続くブロックにおけるサブフィールドの走査の開始点が、前記1つのブロックにおけるサブフィールドの中間点になるような走査駆動を行うようにすれば、半ブロック（1/2ブロック）毎に画像信号電圧及び共通電極電圧の極性が変化するようになり、実質的にサブフィールド数を2倍にしたのと同等の効果が得られる。このため、同一の分割ブロック数からなる複数のサブフィールドを形成する場合に、変換した画像信号を記憶するのに必要なメモリの記憶容量を半分に低減させることができるとともに、画像信号電圧の反転周波数及び共通電極電圧の反転周波数を増大させずに、フリッカの発生強度を半減させることができるという効果がある。

【0078】同時に、走査ライン数が多く、容量性負荷が大きい大型の高精細アクティブマトリクス型液晶表示装置や、フレーム周波数の高いアクティブマトリクス型液晶表示装置において、画像信号電圧の振幅を低減させ、フリッカ発生の少ない高表示画質が得られ、同時に、低消費電力特性が得られるという効果もある。

【0079】この他に、本発明の液晶表示装置の駆動システムにおいて、画像データ変換用のラインメモリを設けたことにより、低消費電力特性、低画像信号電圧特性、低フリッカ特性、及び十分な1ラインの選択時間が

維持でき、かつ、シーケンシャルに画像データを出力するノンインターレース方式の駆動システムとの接続が可能となるという効果もある。

【図面の簡単な説明】

【図1】本発明に係わるアクティブマトリクス型液晶表示装置の第1の実施例を示す構成図である。

【図2】図1に示された実施例における、複数のサブフィールドを構成する一例を示す表示画面の構成図である。

【図3】図2に示された表示画面を得る場合の、各電圧の供給タイミングを示す波形図である。

【図4】図1に示された実施例におけるフリッカ発生状況と、そのフリッカの低減作用を示す波形説明図である。

【図5】サブフィールド数を変化させた場合におけるフリッカ強度、1ラインの選択時間、消費電力との関係を示す特性図である。

【図6】図1に示された実施例に使用される液晶表示装置駆動システムの構成の一例を示すブロック構成図である。

【図7】本発明に係わるアクティブマトリクス型液晶表示装置の第2の実施例を示す部分構成図である。

【図8】図7に示された第2の実施例を駆動する場合の、各電圧の供給タイミングを示す波形図である。

【図9】本発明に係わるアクティブマトリクス型液晶表示装置において、複数のサブフィールドを構成する第3の実施例を示す表示画面の構成図である。

【図10】図9に示された表示画面を得る場合の、各電圧の供給タイミングを示す波形図である。

【図11】第3の実施例に使用される液晶表示装置駆動システムの構成の一例を示すブロック構成図である。

【図12】本発明に係わるアクティブマトリクス型液晶表示装置において、複数のサブフィールドを構成する第4の実施例を示す表示画面の構成図である。

【図13】図12に示された表示画面を得る場合の、各電圧の供給タイミングを示す波形図である。

【図14】第3の実施例と第4の実施例における、サブフィールド数とフリッカ強度との関係を示す特性図である。

【符号の説明】

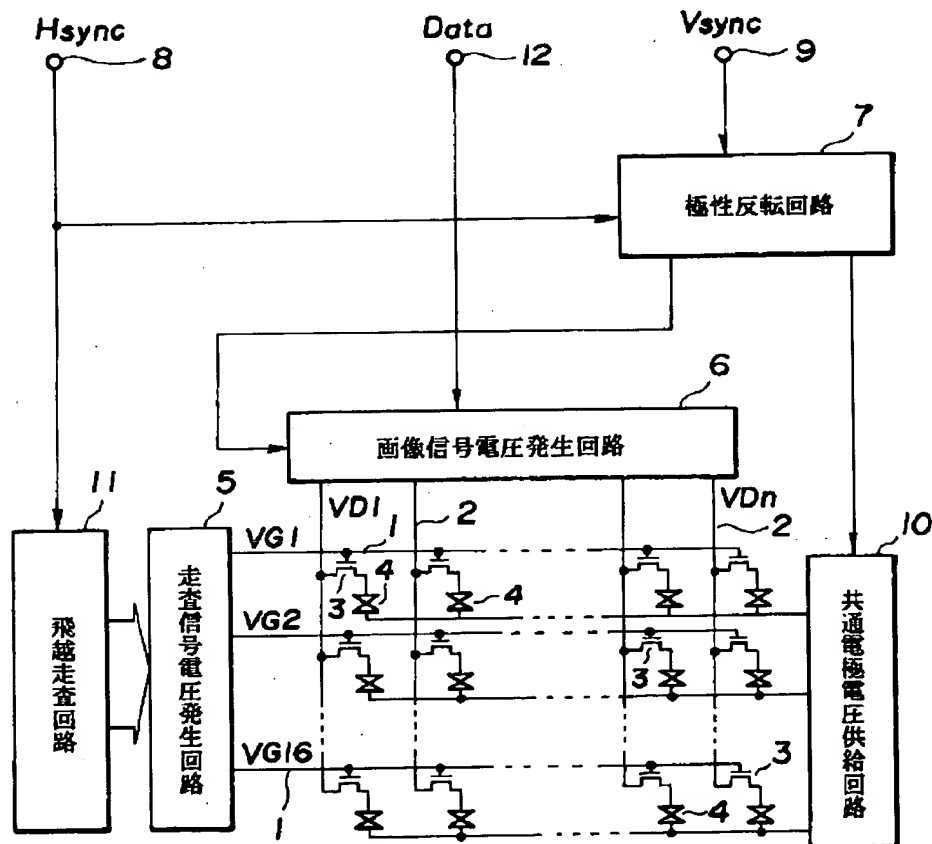
- 1 走査信号ライン
- 2 画像信号ライン
- 3 薄膜トランジスタ (TFT)
- 4 画素
- 5 走査信号電圧発生回路
- 6 画像信号電圧発生回路
- 7 極性反転回路
- 8 水平同期信号入力端子
- 9 垂直同期信号入力端子
- 10 共通電極電圧供給回路

- 11 飛び越し走査回路
 12 画像信号(データ)入力端子
 13、37、43 第1のサブフィールド表示画面
 14、38、44 第2のサブフィールド表示画面
 15、39、45 第3のサブフィールド表示画面
 16、40、46 第4のサブフィールド表示画面
 17 画像信号電圧(VD)
 18 共通電極電圧(Vcom)
 19、35、41、47 走査信号電圧(VG)
 20 画像信号電圧(VD)のセンター電圧
 21 共通電極電圧(Vcom)のセンター電圧
 22 フリッカ成分波形
 23 フリッカ強度特性
 24 1ラインの選択時間(1H)特性
 25 消費電力特性

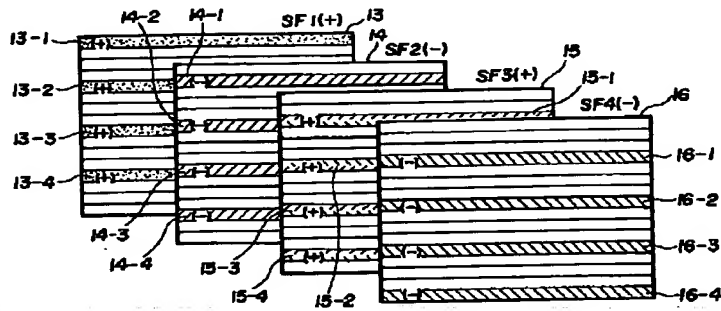
- 26 液晶表示装置
 27 表示パネル
 28 アドレス制御回路
 29 パソコン(PC)またはワークステーション(W
 S)
 30 中央制御装置(CPU)
 31 表示用画像メモリ
 32 画像データ伝送路
 33 同期信号及び制御信号伝送路
 34 補助容量素子
 36 走査信号電圧のセンター電圧(VGc)
 42 ラインメモリ
 48 第3の実施例におけるフリッカ強度特性
 49 第4の実施例におけるフリッカ強度特性

【図1】

【図1】



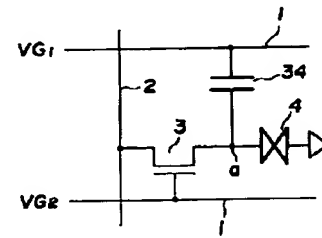
【図2】



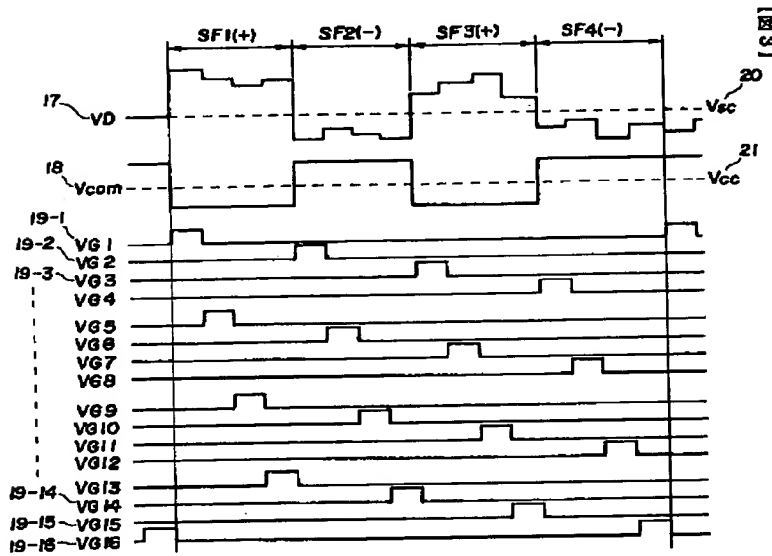
【図7】

【図2】

【図7】



【図3】

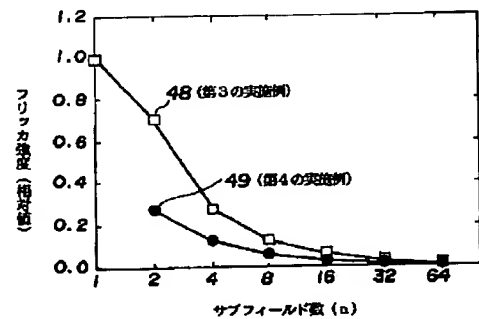
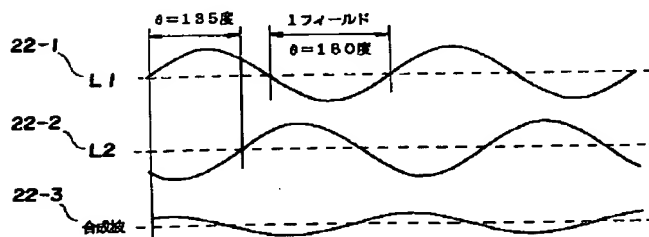


【図4】

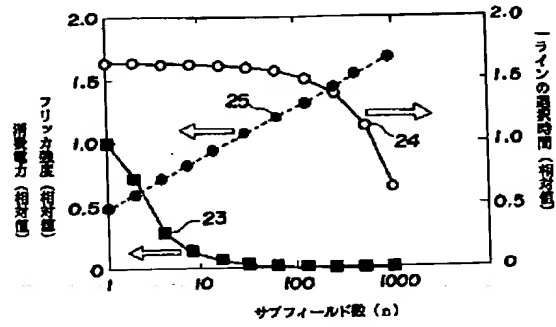
【図14】

【図4】

【図14】

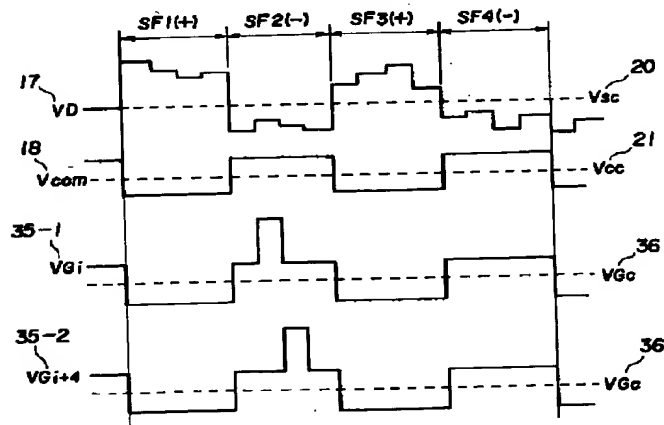


【図 5】



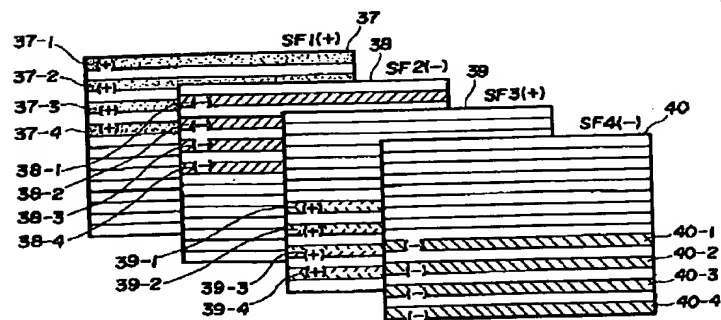
【図 5】

【図 8】



【図 8】

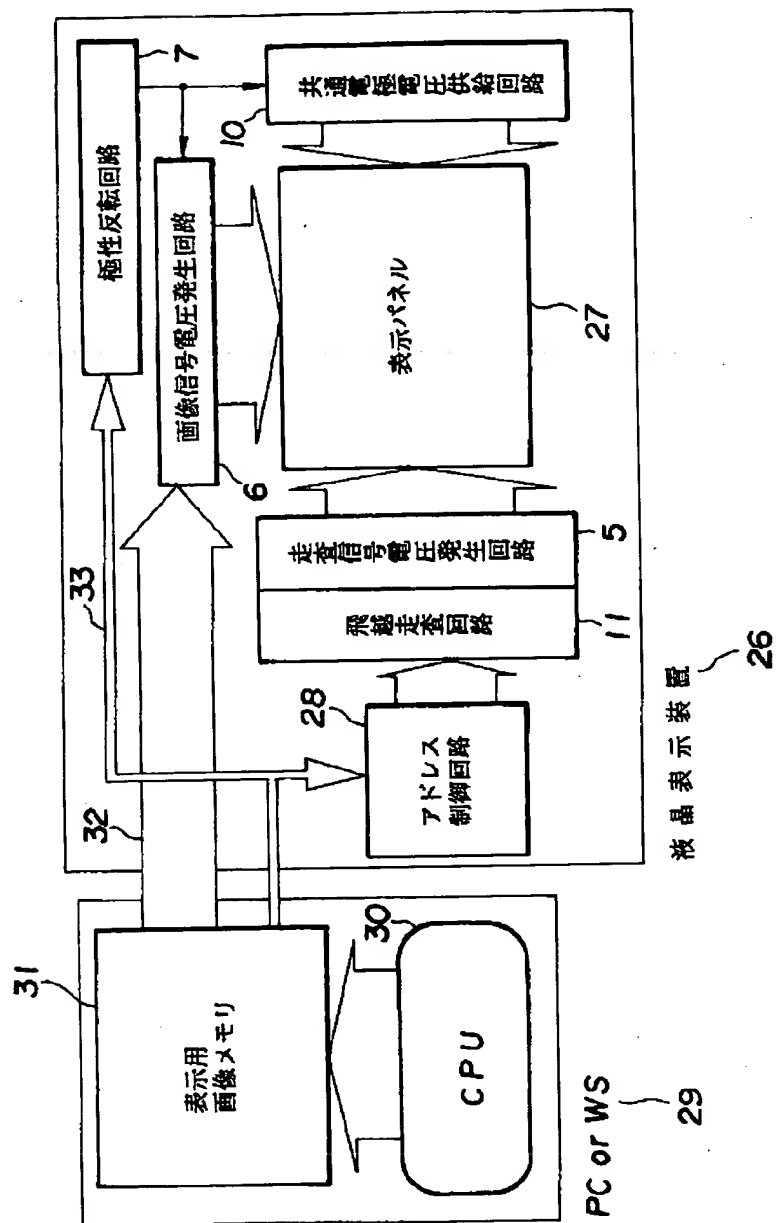
【図 9】



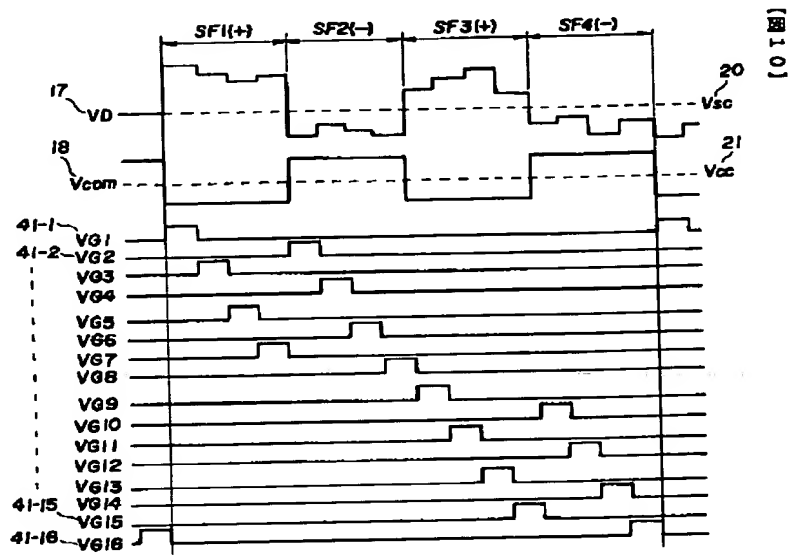
【図 9】

【図6】

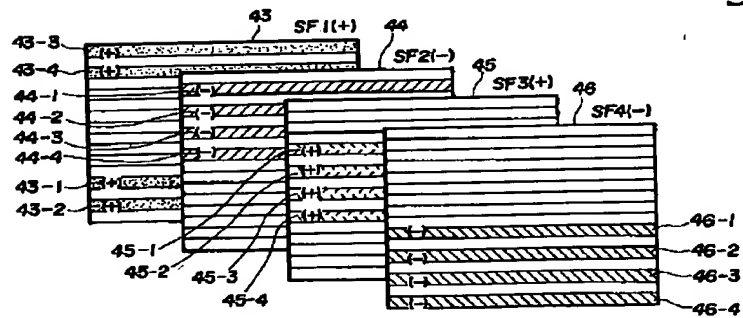
【図6】



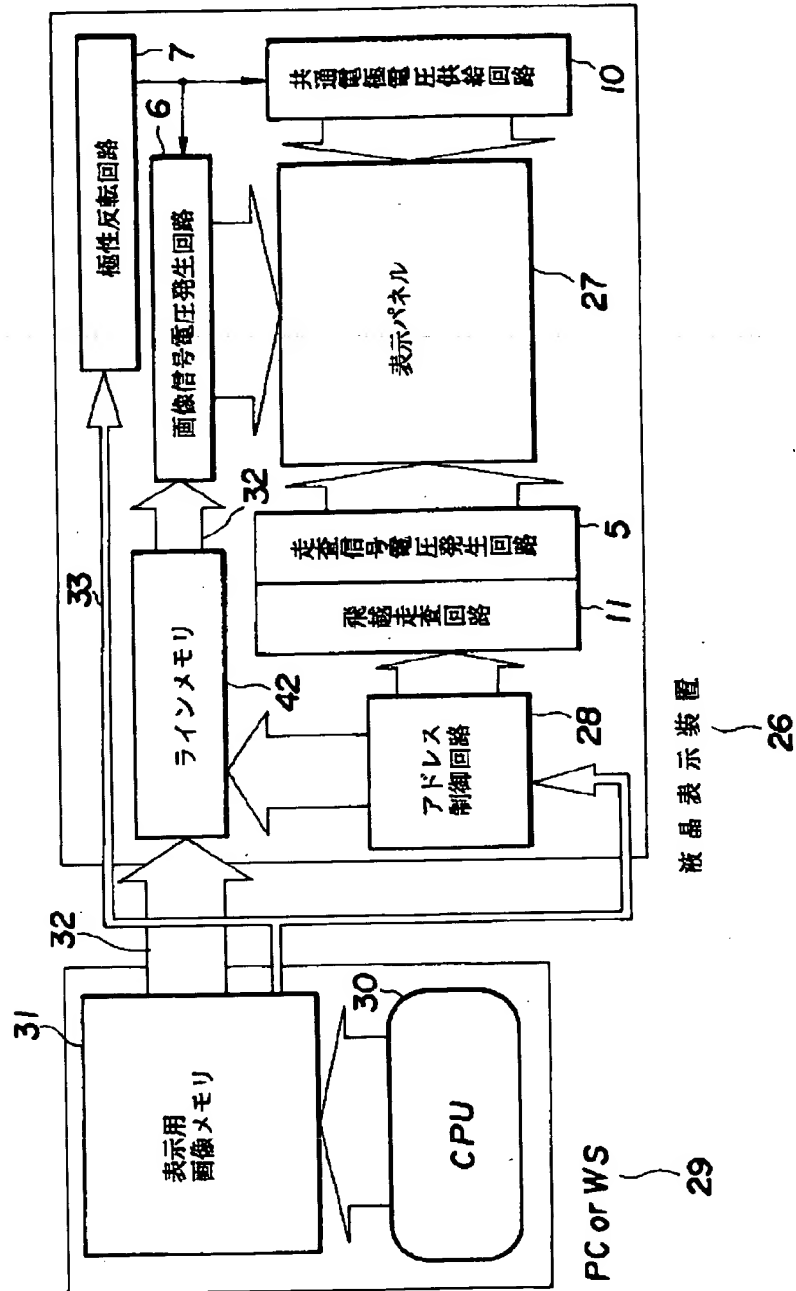
【図10】



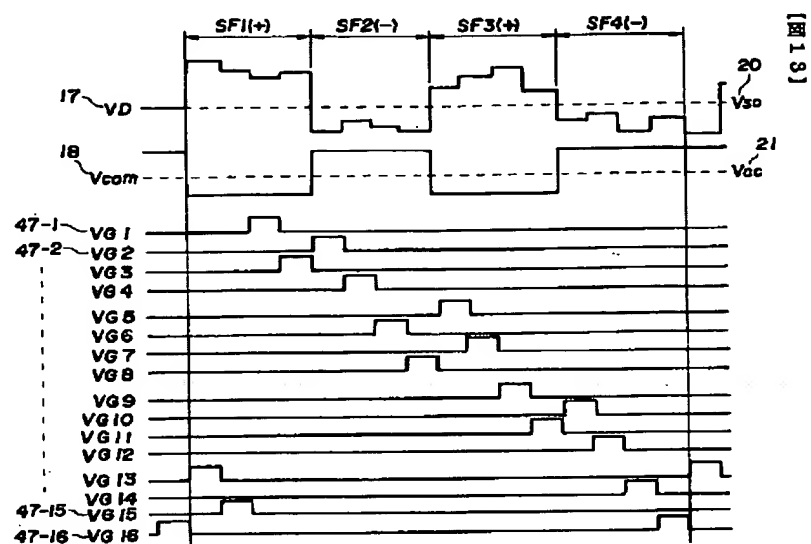
【図12】



【図 11】



【図13】



フロントページの続き

(72)発明者 佐々木 亨
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

(72)発明者 北島 雅明
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.